

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-012328

(43)Date of publication of application : 16.01.1992

(51)Int.Cl.

G02F 1/1345

G02F 1/136

(21)Application number : 02-111812

(71)Applicant : CASIO COMPUT CO LTD

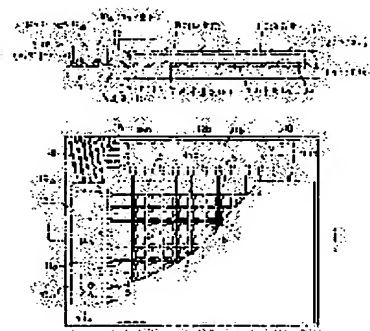
(22)Date of filing : 01.05.1990

(72)Inventor : MOTAI ATSUSHI
ONO ICHIRO

(54) TFT ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To improve the operation speed of a display driving circuit and to reduce its manufacture cost by constituting this display driving circuit provided on the line lead-out edge part of a glass substrate where thin film transistors for pixel electrode selection and pixel electrodes are formed with thin film transistors which use polysilicon for semiconductor layers. **CONSTITUTION:** Driver elements formed by constituting display driving circuits 12a and 12b by forming many thin film transistors 13a and 13b using polysilicon for semiconductor layers on substrates 11 and 11b made of heat-resisting glass at the lead-out edge part for scanning lines 4 and the lead-out edge part for data lines 5 of one of glass substrates 1 and 2 are fitted by connecting their terminals to end parts of the scanning lines 4 and data lines 5 respectively. Consequently, the operation speed of the display driving circuits can be improved and the substrates 11a and 11b of the driver elements which need to use the heat resisting glass may be small in area as long as the display driving circuits can be constituted, so the utilization amount of the expensive heat-resisting glass is decreased to lower the manufacture cost of the liquid crystal display device.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平4-12328

⑬ Int.Cl.³G 02 F 1/1345
1/136

識別記号

5 0 0

庁内整理番号

9018-2K
9018-2K

⑭ 公開 平成4年(1992)1月16日

審査請求 未請求 請求項の数 1 (全7頁)

⑮ 発明の名称 TFTアクティブマトリックス型液晶表示装置

⑯ 特 願 平2-111812

⑰ 出 願 平2(1990)5月1日

⑱ 発 明 者 馬 渡 惇 東京都八王子市石川町2951番地の5 カシオ計算機株式会
社八王子研究所内⑲ 発 明 者 大 野 一 郎 東京都八王子市石川町2951番地の5 カシオ計算機株式会
社八王子研究所内

⑳ 出 願 人 カシオ計算機株式会社 東京都新宿区西新宿2丁目6番1号

㉑ 代 理 人 弁理士 鈴江 武彦 外3名

明 細 書

1. 発明の名称

TFTアクティブマトリックス型液晶表
示装置

2. 特許請求の範囲

液晶層をはさんで対向する一対のガラス基板の一方に、多数本の走査ラインおよびこの走査ラインと直交するデータラインと、この走査ラインとデータラインとの交差部にそれぞれ構成されたアモルファス・シリコンを半導体層とする多数の画素電極選択用薄膜トランジスタと、この各画素電極選択用薄膜トランジスタにそれぞれ接続された多数の画素電極とを形成し、他方のガラス基板に、前記画素電極と対向する対向電極を形成するとともに、前記一方のガラス基板の走査ライン導出線部およびデータライン導出線部に、耐熱性ガラスからなる基板上にポリ・シリコンを半導体層とする多数の薄膜トランジスタを形成して表示駆動回路を構成したドライバ素子を、その各端子を前記走査ラインおよびデータラインの端子部にそれぞれ

- 1 -

れ接続して取付けたことを特徴とするTFTアクティブマトリックス型液晶表示装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明はTFTアクティブマトリックス型液晶表示装置に関するものである。

〔従来の技術〕

テレビジョン画像等を表示するアクティブマトリックス型液晶表示装置は、液晶層をはさんで対向する一対の透明基板の一方に、多数の画素電極とこの各画素電極をそれぞれ選択駆動する多数の画素電極選択用トランジスタとを縦横に配列形成し、他方の基板に、前記画素電極と対向する対向電極を形成したもので、この液晶表示装置には、前記画素電極選択用トランジスタとして単結晶シリコンを基材とする単結晶MOS型トランジスタを用いたものと、画素電極選択用トランジスタとして薄膜トランジスタ(TFT)を用いたTFTアクティブマトリックス型のものがある。

前記単結晶MOS型トランジスタを用いたアク

- 2 -

ティブマトリックス型液晶表示装置は、その一方の透明基板として単結晶シリコンからなるシリコン基板を用い、このシリコン基板にMOS型の画素電極選択用トランジスタを形成したもので、画素電極はシリコン基板上に各画素電極選択用薄膜トランジスタのソース電極にそれぞれ接続して形成されており、また各画素電極選択用薄膜トランジスタのゲート電極およびドレイン電極は、前記シリコン基板上に互いに直交させて形成した多数本の走査ラインおよびデータラインにそれぞれ接続されている。

また、薄膜トランジスタを用いたTFTアクティブマトリックス型の液晶表示装置は、ガラス基板上に多数本の走査ラインおよびこの走査ラインと直交するデータラインを形成し、この走査ラインとデータラインとの交差部にそれぞれ、ゲート電極と、ゲート絶縁膜と、アモルファス・シリコンからなる半導体層と、ソース電極およびドレイン電極とを積層して構成された画素電極選択用の薄膜トランジスタを形成したもので、この各画素

- 3 -

たガラス基板のライン導出縁部に、多数のドライバ用薄膜トランジスタを形成して、前記表示駆動回路を構成することが考えられている。

〔発明が解決しようとする課題〕

しかしながら、単結晶MOS型トランジスタを用いたアクティブマトリックス型液晶表示装置は、画素電極選択用とドライバ用のトランジスタが単結晶MOS型トランジスタであるために表示駆動回路の動作速度は早い、一方の基板に高純度の単結晶シリコン基板を用いる必要があるため、液晶表示装置の製造コストが非常に高価になってしまし、また、大面積の単結晶シリコン基板はその製造が困難であるため、大画面化も難しいという問題をもっていた。

一方、TFTアクティブマトリックス型液晶表示装置は、画素電極選択用およびドライバ用のトランジスタを薄膜トランジスタとしたものであるため、基板として、安価でしかも大面積に形成できるガラス基板を使用することができ、したがって、液晶表示装置の製造コストを大幅に低減する

- 5 -

電極選択用薄膜トランジスタのゲート電極およびドレイン電極は前記走査ラインおよびデータラインにそれぞれつながっており、またソース電極は前記ガラス基板上に形成した画素電極に接続されている。

なお、上記いずれの液晶表示装置も、対向電極を形成する他方の基板はガラス基板とされている。

ところで、最近、上記アクティブマトリックス型液晶表示装置として、その表示駆動回路を、画素電極選択用トランジスタおよび画素電極を形成した基板の走査ライン導出縁部およびデータライン導出縁部に設けたものが考えられている。

この表示駆動回路を備えた液晶表示装置は、単結晶MOS型トランジスタを用いたアクティブマトリックス型液晶表示装置では、この表示駆動回路が、前記シリコン基板のライン導出縁部に多数のドライバ用単結晶MOS型トランジスタを形成して構成されており、また、TFTアクティブマトリックス型液晶表示装置においては、画素電極選択用薄膜トランジスタおよび画素電極を形成し

- 4 -

ことができるし、また大画面化も可能である。

しかし、このTFTアクティブマトリックス型液晶表示装置は、その表示駆動回路を薄膜トランジスタで構成したものであるため、この薄膜トランジスタとして、アモルファス・シリコンを半導体層とするものを用いたのでは、表示駆動回路の動作速度が遅くなって高速での表示駆動ができなくなる。

このため、上記TFTアクティブマトリックス型液晶表示装置では、ドライバ用薄膜トランジスタとして、ポリ・シリコンを半導体層とするものを用いるのが望ましいとされており、このポリ・シリコンを半導体層とする薄膜トランジスタは、アモルファス・シリコンを使用するものに比べて動作速度が速いから、表示駆動回路の動作速度を向上させることができる。なお、画素電極選択用薄膜トランジスタは、液晶の応答性の関係でさほど高速動作を必要としないから、この画素電極選択用薄膜トランジスタは、アモルファス・シリコンを半導体層とするもので十分である。

- 6 -

しかしながら、上記ポリ・シリコンを半導体層とする薄膜トランジスタは、ポリ・シリコン半導体層を形成するのに、アモルファス・シリコンの堆積層を高温で加熱してポリ化する熱処理を行わなければならないため、その基板を、前記熱処理に耐えられる耐熱性基板とする必要がある。そして、従来考えられている TFT アクティブマトリックス型液晶表示装置は、画素電極選択用薄膜トランジスタおよび画素電極を形成した一方のガラス基板のライン導出縁部に、表示駆動回路を構成するドライバ用薄膜トランジスタを形成したものであるため、ドライバ用薄膜トランジスタをポリ・シリコンを半導体層とするものとするには、前記一方のガラス基板を石英ガラス等の耐熱性ガラスとしなければならず、この耐熱性ガラスは、通常のガラス（ネサ・ガラス等）に比べるとかなり高価であるから、前記一方のガラス基板を耐熱性ガラスとするのでは、液晶表示装置の製造コストが高くなってしまいます。

本発明は上記のような実情にかんがみてなされ

- 7 -

ラス基板に、前記画素電極と対向する対向電極を形成するとともに、前記一方のガラス基板の走査ライン導出縁部およびデータライン導出縁部に、耐熱性ガラスからなる基板上にポリ・シリコンを半導体層とする多数の薄膜トランジスタを形成して表示駆動回路を構成したドライバ素子を、その各端子を前記走査ラインおよびデータラインの端子部にそれぞれ接続して取付けたことを特徴とするものである。

〔作用〕

本発明によれば、表示駆動回路を、ポリ・シリコンを半導体層とする動作速度の速い薄膜トランジスタで構成しているため、表示駆動回路の動作速度を向上させることができる。そして、本発明では、前記表示駆動回路を構成する薄膜トランジスタを、画素電極選択用薄膜トランジスタおよび画素電極を形成したガラス基板とは別の基板上に形成し、この表示駆動回路を構成したドライバ素子を、前記画素電極選択用薄膜トランジスタおよび画素電極を形成したガラス基板のライン導出縁

- 9 -

たものであって、その目的とするところは、画素電極選択用薄膜トランジスタおよび画素電極を形成したガラス基板のライン導出縁部に設ける表示駆動回路をポリ・シリコンを半導体層とする薄膜トランジスタで構成してこの表示駆動回路の動作速度を向上させ、しかも、前記画素電極選択用薄膜トランジスタおよび画素電極を形成するガラス基板に安価な通常のガラス基板を用いて製造コストを低減した TFT アクティブマトリックス型液晶表示装置を提供することにある。

〔課題を解決するための手段〕

本発明の TFT アクティブマトリックス型液晶表示装置は、液晶層をはさんで対向する一対のガラス基板の一方に、多数本の走査ラインおよびこの走査ラインと直交するデータラインと、この走査ラインとデータラインとの交差部にそれぞれ構成されたアモルファス・シリコンを半導体層とする多数の画素電極選択用薄膜トランジスタと、この各画素電極選択用薄膜トランジスタにそれぞれ接続された多数の画素電極とを形成し、他方のガ

- 8 -

部に取り付けるとともに、前記画素電極選択用薄膜トランジスタはアモルファス・シリコンを半導体層とするものとしているため、画素電極選択用薄膜トランジスタおよび画素電極を形成するガラス基板は耐熱性を必要としない安価な通常のガラス基板でよく、また耐熱性ガラスを用いる必要のあるドライバ素子の基板は、表示駆動回路を構成できるだけの小面積の基板でよいから、高価な耐熱性ガラスの使用量を少なくして、液晶表示装置の製造コストを低減することができる。

〔実施例〕

以下、本発明の一実施例を図面を参照して説明する。

第 1 図および第 2 図は本実施例の TFT アクティブマトリックス型液晶表示装置の構成を示したもので、図中 1, 2 は液晶層 LC をはさんで対向する一対のガラス基板であり、このガラス基板 1, 2 はいずれも、ネサ・ガラス等の通常のガラス基板とされている。なお、この一対のガラス基板 1, 2 は、液晶封入領域を囲む枠状のシール材 3 を介

- 10 -

して接着されている。そして、前記一対のガラス基板 1, 2 のうち、一方のガラス基板（図では下基板）1 には、多数本の走査ライン 4 およびこの走査ライン 4 と直交するデータライン 5 と、この走査ライン 4 とデータライン 5 との交差部にそれぞれ構成されたアモルファス・シリコンを半導体層とする多数の画素電極選択用薄膜トランジスタ（以下画素選択 T F T という）6 と、この各画素選択 T F T 6 にそれぞれ接続された多数の画素電極 7 とが形成されている。なお、前記画素選択 T F T 6 は、その構造は図示しないが、ガラス基板 1 上に配線した前記走査ライン 4 につながるゲート電極と、このゲート電極および走査ライン 4 を覆うゲート絶縁膜と、このゲート絶縁膜の上に前記ゲート電極に対向させて形成されたアモルファス・シリコン半導体層と、この半導体層の両側部の上に形成されたソース電極およびドレイン電極とからなっており、前記ドレイン電極は上記ゲート絶縁膜の上に配線した前記データライン 5 につながり、ソース電極は画素電極に接続されてい

— 11 —

と、ゲート絶縁膜と、このゲート絶縁膜を介して前記ゲート電極に対向するポリ・シリコン半導体層と、ソース電極およびドレイン電極とを積層して構成されている。なお、前記ポリ・シリコン半導体層は、アモルファス・シリコンの堆積層を高温で加熱してポリ化したもので、そのために前記基板 11 a, 11 b は、アモルファス・シリコンをポリ化する熱処理に耐えられる耐熱性のガラス基板とされている。

また、この各ドライバ素子 10 a, 10 b は、前記一方のガラス基板 1 の走査ライン導出線部およびデータライン導出線部のライン端子配列領域の長さより若干長い短冊状の横長素子とされており、この各ドライバ素子 10 a, 10 b は、その表示駆動回路 12 a, 12 b から基板 11 a, 11 b の一側縁部に導出した各出力端子 14 a, 14 b を、前記ガラス基板 1 上の各走査ライン 4 および各データライン 5 の端子部にそれぞれ半田 16 等により接続して、ガラス基板 1 のライン導出線部上に取付けられている。なお、第 1 図にお

— 13 —

る。また、他方のガラス基板（図では上基板）2 には、前記画素電極 7 の全てに対向する対向電極 8 が形成されており、さらに両ガラス基板 1, 2 の電極形成面上にはそれぞれ配向膜 9 a, 9 b が形成されている。また、前記一方のガラス基板 1 上に配線された各走査ライン 4 と各データライン 5 は、このガラス基板 1 の一端縁部と一側縁部にそれぞれ導出されている。

そして、この一方のガラス基板 1 の走査ライン導出線部には走査側ドライバ素子 10 a が取付けられ、データライン導出線部にはデータ側ドライバ素子 10 b が取付けられている。

この各ドライバ素子 10 a, 10 b はそれぞれ、第 1 図～第 3 図に示すように、石英ガラス等の耐熱性ガラスからなる基板 11 a, 11 b 上にポリ・シリコンを半導体層とする多数の薄膜トランジスタ（以下ドライバ用 T F T という）13 a, 13 b を形成して表示駆動回路 12 a, 12 b を構成したもので、前記ドライバ用 T F T 13 a, 13 b は、その構造は図示しないが、ゲート電極

— 12 —

いて 17 はドライバ素子 10 a, 10 b とガラス基板 1 との間に充入されたドライバ素子固定樹脂である。また、各ドライバ素子 10 a, 10 b の基板 11 a, 11 b の一端縁部には、表示駆動回路 12 a, 12 b から導出した複数の入力端子 15 a, 15 b が形成されており、この入力端子 15 a, 15 b は、前記一方のガラス基板 1 のコーナー部に配線した外部回路接続用中継配線 18 に半田等によって接続されている。

第 4 図はデータ側ドライバ素子 10 b に構成された表示駆動回路 12 b のブロック回路図である。この表示駆動回路 12 b は、液晶表示装置のデータライン数に応じた段数のシフトレジスタ 21 と、このシフトレジスタ 21 と同じ段数のレベルシフタ 22 とからなっており、前記シフトレジスタ 21 は、外部回路から入力される 2 値の画像データ信号をシフトクロックに同期して順次取込む。そして、このシフトレジスタ 21 の最終段のレジスタまで取込まれた 1 走査ライン分の画像データは、外部回路からレベルシフタ 22 に入力される

— 14 —

同期クロック（走査タイミング信号）に同期してシフトレジスタ 21 からレベルシフト 22 に取込まれる。また、レベルシフト 22 は、前記 1 走査ライン分の画像データを外部回路から与えられる電源（2 値電源）の電圧に応じた ON レベル（ハイ・レベル）と OFF レベル（ロー・レベル）の信号とし、この信号を次の同期クロックに同期して各データライン 5 に出力し、同時に、次の 1 走査ライン分の画像データをシフトレジスタ 21 から取込む。

また、走査側ドライバ素子 10 a に構成された表示駆動回路 12 a は、図示しないが、前記データ側ドライバ素子 10 b の表示駆動回路 12 b と同様に、液晶表示装置の走査ライン数に応じた段数のシフトレジスタと、このシフトレジスタと同じ段数のレベルシフトとからなっており、この走査側ドライバ素子 10 a の表示駆動回路 12 a は、各走査ライン 4 に順次 ON 信号（画素選択 TFT 6 を ON させるゲート電圧信号）を出力する。なお、この走査側ドライバ素子 10 a の表示駆動回

— 15 —

るとともに、前記画素選択 TFT 6 はアモルファス・シリコンを半導体層とするものとしているため、画素選択 TFT 6 および画素電極 7 を形成するガラス基板 1 は耐熱性を必要としない安価な通常のガラス基板（ネサ・ガラス等）でよく、また石英ガラス等の耐熱性ガラスを用いる必要のあるドライバ素子 10 a, 10 b の基板 11 a, 11 b は、表示駆動回路 12 a, 12 b を構成できるだけの小面積の基板でよいから、高価な耐熱性ガラスの使用量を少なくして、液晶表示装置の製造コストを低減することができる。

また、この液晶表示装置では、前記ドライバ素子 10 a, 10 b の基板 11 a, 11 b と、画素選択 TFT 6 および画素電極 7 を形成する基板 1 とを、いずれもガラス基板としており、この両基板 11 a, 11 b と 1 は、耐熱性は異なるが熱膨張係数はほぼ同じであるから、画素選択 TFT 6 および画素電極 7 を形成したガラス基板 1 に、これとは別の基板 11 a, 11 b に表示駆動回路 12 a, 12 b を構成したドライバ素子 10 a,

— 17 —

路 12 a は、外部回路からシフトレジスタに入力される信号が、画像データ信号ではなく、走査ライン選択信号であるだけで、基本的な動作はデータ側ドライバ素子 10 b の表示駆動回路 12 b と同じである。

しかして、上記実施例の液晶表示装置では、走査側ドライバ素子 10 a およびデータ側ドライバ素子 10 b の表示駆動回路 12 a, 12 b を、ポリ・シリコンを半導体層とする動作速度の速いドライバ用 TFT 13 a, 13 b で構成しているため、この表示駆動回路 12 a, 12 b の動作速度を向上させることができる。

そして、この液晶表示装置では、前記表示駆動回路 12 a, 12 b を構成するドライバ用 TFT 13 a, 13 b を、画素選択 TFT 6 および画素電極 7 を形成したガラス基板 1 とは別の基板 11 a, 11 b 上に形成し、この表示駆動回路 12 a, 12 b を構成したドライバ素子 10 a, 10 b を、画素選択 TFT 6 および画素電極 7 を形成したガラス基板 1 のライン導出縁部に取付け

— 16 —

10 b を取付けたものでありながら、温度変化による膨脹収縮によってドライバ素子 10 a, 10 b の接続部に剥離を発生することもない。

なお、上記実施例では、走査側ドライバ素子 10 a およびデータ側ドライバ素子 10 b を、画素選択 TFT 6 および画素電極 7 を形成したガラス基板 1 の走査ライン導出縁部およびデータライン導出縁部のライン端子配列領域の長さより若干長い短冊状の横長素子としたが、この各ドライバ素子 10 a, 10 b は、それぞれ複数個に分割して、その各分割素子を前記ガラス基板 1 のライン導出縁部に並べて取付けてもよい。

〔発明の効果〕

本発明の TFT アクティブマトリックス型液晶表示装置によれば、表示駆動回路を、ポリ・シリコンを半導体層とする動作速度の速い薄膜トランジスタで構成しているため、表示駆動回路の動作速度を向上させることができる。そして、本発明では、前記表示駆動回路を構成する薄膜トランジスタを、画素電極選択用薄膜トランジスタおよび

— 18 —

画素電極を形成したガラス基板とは別の基板上に形成し、この表示駆動回路を構成したドライバ素子を、前記画素電極選択用薄膜トランジスタおよび画素電極を形成したガラス基板のライン導出線部に取り付けるとともに、前記画素電極選択用薄膜トランジスタはアモルファス・シリコンを半導体層とするものとしているため、画素電極選択用薄膜トランジスタおよび画素電極を形成するガラス基板は耐熱性を必要としない安価な通常のガラス基板でよく、また耐熱性ガラスを用いる必要のあるドライバ素子の基板は、表示駆動回路を構成できるだけの小面積の基板でよいから、高価な耐熱性ガラスの使用量を少なくして、液晶表示装置の製造コストを低減することができる。

4. 図面の簡単な説明

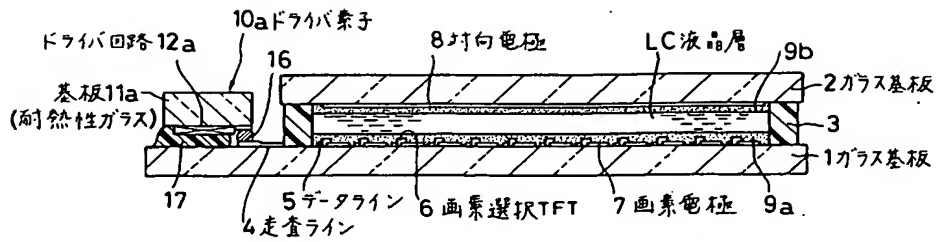
第1図～第4図は本発明の一実施例を示したもので、第1図は第2図のI-I線に沿う断面図、第2図は液晶表示装置の一部切開平面図、第3図および第4図はデータ側ドライバ素子の平面図およびその表示駆動回路のブロック回路図である。

— 19 —

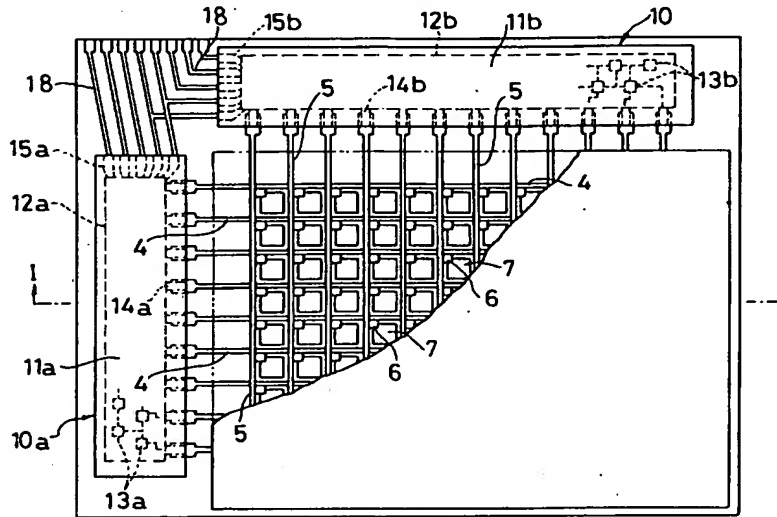
1, 2…ガラス基板、4…走査ライン、5…データライン、6…画素選択TFT（アモルファス・シリコン半導体層を用いた薄膜トランジスタ）、7…画素電極、8…対向電極、LC…液晶層、10a…走査側ドライバ素子、10b…データ側ドライバ素子、11a, 11b…基板（耐熱性ガラス）、12a, 12b…表示駆動回路、13a, 13b…ドライバ用TFT（ポリ・シリコン半導体層を用いた薄膜トランジスタ）。

出願人代理人 弁理士 鈴江武彦

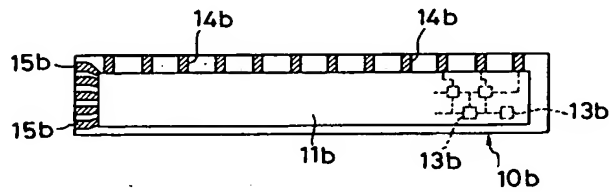
— 20 —



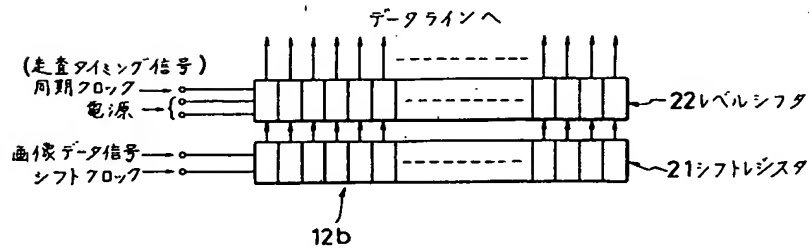
第 1 図



第 2 図



第 3 図



第 4 図